

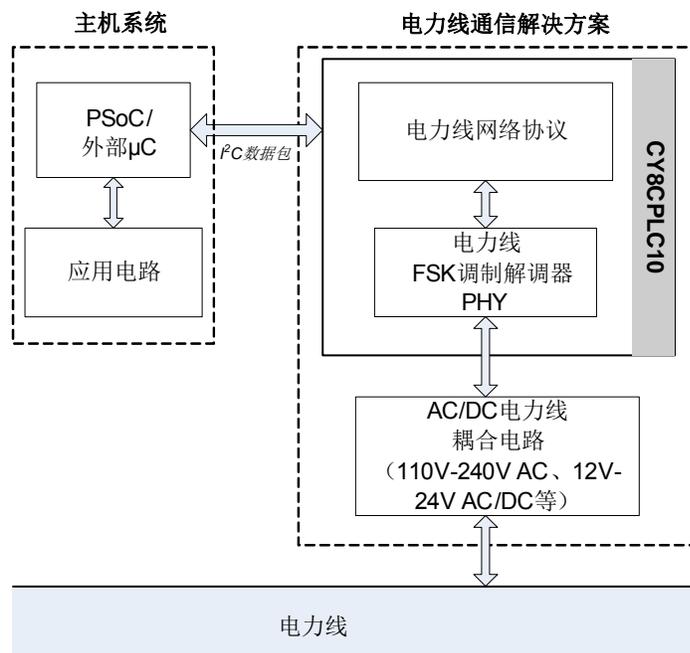
特性

- 包括集成的电力线调制解调器 PHY
- 数据速率支持高达 2400 bps 的频移键控调制
- 还包括已经优化的电力线网络协议
- 集成了数据链接层、传输层和网络层的特性
- 支持双向半双工通信
- 错误检测时支持 8 位 CRC 操作，以尽量减少数据丢失
- I²C 使能了电力线应用层
- 支持 I²C 的工作频率分别为 50、100 和 400 kHz
- 参考设计适用于 110V~240V 的交流电和 12V~24V 的交流 / 直流电
- 参考设计符合 CENELEC EN50065-1:2001 和 FCC 第 15 部分的内容

应用

- 住宅和商业照明控制
- 家庭自动化
- 自动抄表
- 工业控制与标牌
- 智能的能源管理

逻辑框图



功能说明

CY8CPLC10 是一种带有电力线调制解调器 PHY 和电力线网络协议堆叠的集成电力线通信。该芯片为电力线上各个节点之间提供了可靠的通信方式。

电力线发送器

主机微控制器上的应用所生成的信息通过电力线进行传输。通过一个 I²C 穿行链接将这些消息传送到 CY8CPLC10。

CY8CPLC10 上的电力线网络层能够接收到这些 I²C 消息，并生成电力线收发器 (PLT) 数据包。FSK 调制解调器将调制这些数据包，并通过外部耦合电路将其耦合到电力线上。

电力线接收器 1

电力线信号由耦合电路接收，并通过 FSK 调制解调器 PHY 进行调制，以重建 PLT 数据包。通过电力线网络协议可对这些 PLT 数据包进行解码，然后使用 I²C 格式将其传送给外部主机微控制器。

目录

使用赛普拉斯的 PLC 解决方案进行强大的通信	3	开发工具选择	25
详细说明	3	开发套件	25
电力线调制解调器 PHY	3	评估套件	25
电力线网络协议	4	器件编程器	25
CY8CPLC10 存储器映射表	6	订购信息	26
外部主机应用	12	订购代码定义	26
目标应用	14	缩略语	27
照明控制	14	所使用的缩略语	27
智能的能源管理	15	参考文档	27
自动抄表	16	文档规范	27
工业标牌	17	测量单位	27
引脚分布	18	数字常规	27
引脚定义	18	术语表	28
电气规范	20	文档修订记录	32
最大绝对额定值	20	销售、解决方案和法律信息	33
工作温度	20	全球销售和 design 支持	33
直流电气特性	21	产品	33
交流电气特性	22	PSoC [®] 解决方案	33
封装信息	24	赛普拉斯开发者社区	33
热阻抗	24	技术支持	33
晶振引脚上的电容	24		
回流焊峰值温度	24		

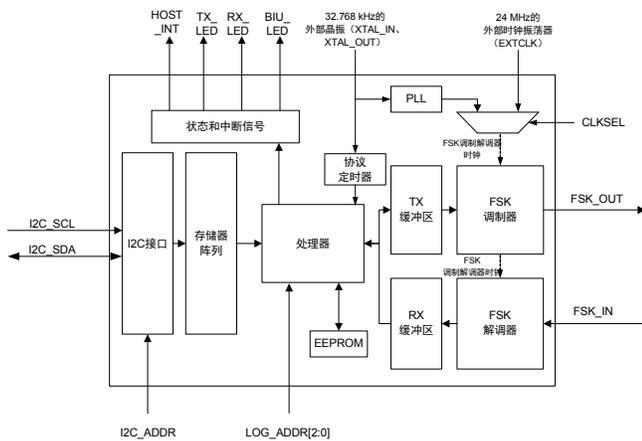
使用赛普拉斯的 PLC 解决方案进行强大的通信

电力线是 PLC 技术中使用最广泛的通信介质之一。电力线的普遍性也使预测 PLC 产品的特性和操作变得很困难。由于世界各地的电力线质量不同，因此通过电力线实现可靠的通信对于工程来说非常困难。针对这种情况，赛普拉斯已经设计了 PLC 解决方案，能够通过电力线进行既安全又可靠的通信。可保证通过电力线进行稳定通信的赛普拉斯 PLC 特性如下：

- 由于集成电力线PHY调制解调器带有已得到优化的滤波器和放大器，因此它能在电力线的高压和低压有损耗的条件下工作。
- 电力线优化的网络协议支持基于信号进行确认的双向通信。如果在电力线上因突发噪声而丢失了数据包，则发送器可重新传输数据包。
- 电力线网络协议还支持 8 位的 CRC，以进行检测错误及重新传送数据包。
- 内置在网络协议中的载波侦听多路访问（CSMA）方案可尽量减少电力线上数据包在各个传输间发生的冲突。因此可支持多个主设备，并支持在较大的网络上进行可靠的通信。

详细说明

图 1. CY8CPLC10 内部框图



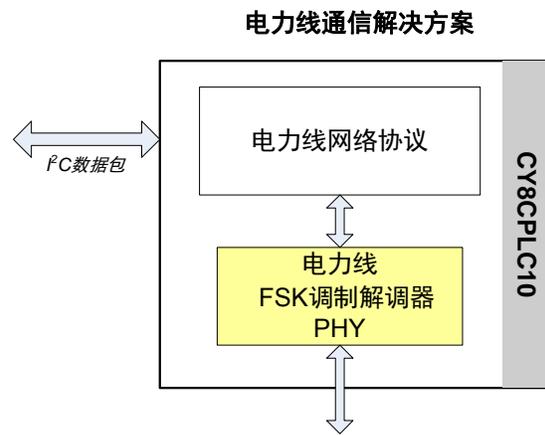
CY8CPLC10 包含下面两个主要的功能组件：

- 电力线调制解调器 PHY
- 电力线网络协议

用户应用属于某个如同 PSoC[®]、EZ-Color[™] 或其他微控制器的主机系统。应用所生成的信息通过 I²C 与 CY8CPLC10 进行通信，并由这些功能组件处理。下面各节对每个组件进行了介绍。

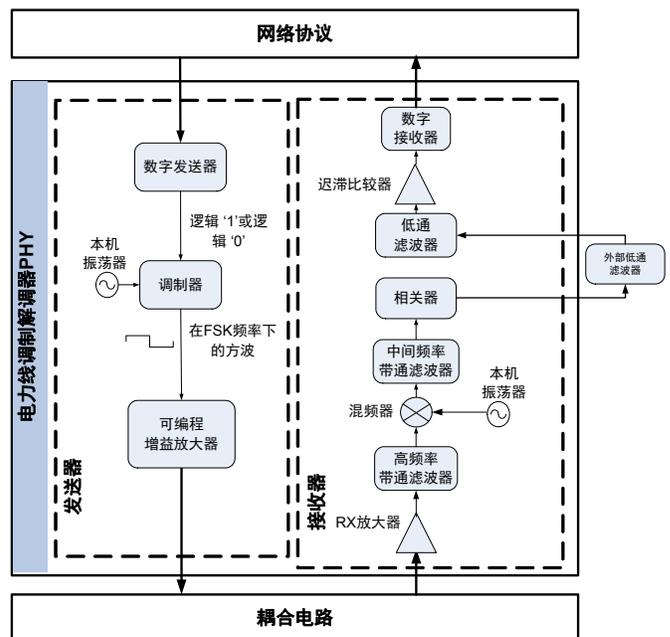
电力线调制解调器 PHY

图 2. CY8CPLC10: FSK 调制解调器 PHY



赛普拉斯 PLC 解决方案的物理层通过 FSK 调制解调器实现（该调制解调器可使能电力线上进行的半双工通信）。该调制解调器支持的数据速率高达 2400 bps。

图 3. CY8CPLC10: FSK 调制解调器 PHY 框图



发送器部分

通过数字发送器可串行化来自网络层的数字数据，并将其作为调制器的输入。根据输入数据是高逻辑电平 ‘1’ 还是低逻辑电平 ‘0’，该调制器通过定义因子对本地振荡器的频率进行分频。然后他会生成频率为 133.3 kHz（逻辑 ‘0’）或 131.8 kHz（逻辑 ‘1’）的正弦波，该正弦波被提供给可编程增益放大器以生成 FSK 调制信号。对于更大的 FSK 带宽，还可将逻辑 ‘1’ 的频率配置为 130.4 kHz。

接收器部分

从电力线传入的 FSK 信号作为高频率（HF）带通滤波器的输入。该滤波器滤除频带外的频率成分，并输出 125 kHz 到 140 kHz 频谱范围内的过滤信号，以进一步进行解调。复用器模块将所过滤的 FSK 信号乘以局部生成的信号，从而生成外差频率。

中间频率（IF）带通过滤波器根据要求再次被滤除频带外的噪声，并加以解调。将该信号输送到生成直流组件（包括逻辑 1 和逻辑 0）及更改频率组件的相关器件上。

将相关器件的输出输送到截止频率为 7.5 KHz 的外部低通滤波器上。然后，再将信号输送到内部低通滤波器（LPF）上；该滤波器仅会输出 2400 波特的解调后的数字数据，并抑制在进行相关过程中生成的所有其他较高频率的组件。LPF 由迟滞比较器进行数字化。这样会因消除噪声而导致相关器延迟和假逻辑触发的影响。数字接收器对这些数据进行反序列化，并将其输出到网络层以进行解析。

耦合电路的参考设计

耦合电路将来自 CY8CPLC10 的低压信号耦合到电力线上。通过电力线上的电压以及电力线使用规则所规定的设计约束，可确定该电路的拓扑结构，

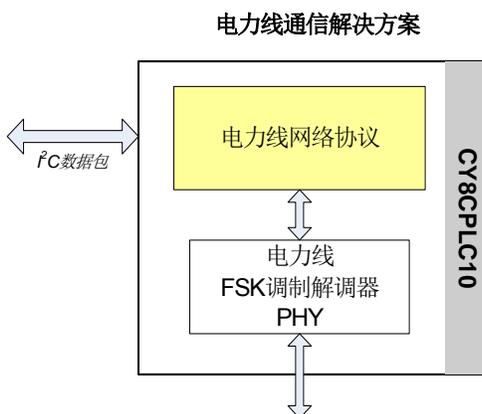
赛普拉斯为下面每个电力线电压范围提供了参考设计：110 V 交流电、240 V 交流电、12 V 直流电、12 V 交流电、24 V 直流电和 24 V 交流电。CY8CPLC10 可以通过其他交流 / 直流电力线或响应的外部耦合电路进行数据通信。110 V 的交流电和 240 V 的交流电设计与下面的电力线使用的规则相兼容：

- 北美地区 FCC 的第 15 部分
- EN50065-1:2001

电力线网络协议

赛普拉斯电力线优化的网络协议实现了 ISO/OSI 等效模型中的数据链接、网络和传输等各层的功能。

图 4. CY8CPLC10: 电力线网络协议



在 CY8CPLC10 芯片上实现的网络协议支持下面各特性：

- 双向半双工通信
- 电力线节点上主设备与从设备以及点 - 点网络
- 电力线网络上的多主设备
- 8 位逻辑地址支持多达 256 个电力线节点
- 16 位扩展逻辑地址支持多达 65536 个电力线节点
- 64 位逻辑物理地址支持多达 2⁶⁴ 个电力线节点
- 单独广播或组模式地址
- 载波侦听多路访问（CSMA）
 - 完全控制各个传输参数
 - 应答
 - 取消应答
 - 重复传输
 - 序号

CSMA 和时序参数

- CSMA：通过该协议，可以在 85 到 115 ms 的范围内随机选择周期值（可以在该范围内选择七个以上的数值），另外在尝试进行传输前，所使用的频带检测器必须指示该线未被使用。传输完成后，如果为系统使能所使用的频带，则应用在进行下一次传送前需要等待 125 ms。
- 使用的频带（BIU）：最少 4 ms 时间内出现一个信号（该信号在 131.5 KHz 到 133.5 KHz 的频率范围内超过 86 dBuVrms），则所使用的频带检测器（CENELEC EN 50065-1 中所定义）会处于激活状态。可以针对不需要与 CENELEC 相兼容的终端系统应用配置该阈值。使用频带时，每经过 85 ~ 115 ms 后，调制解调器会尝试重新传送数据。1.1 ~ 3 s 后发送器超时（具体取决于电力线的噪声），并会生成中断以表示发送器不可获取电力线。

电力线收发器数据包

电力线网络协议定义了电力线发送器（PLT）的数据包结构，该结构用于电力线上各节点间的数据传输操作。可在 CY8CPLC10 中通过电力线网络内部实现数据报信息和数据传输。

将 PLT 数据包分配到变量长度包头（最少 6 个最多 20 个字节，具体取决于地址类型）、变量长度负载（0 到 31 字节）和数据包 CRC 字节。

然后，该数据包（前面有一个 1 字节的前导码“0xAB”）将由电力线调试解调器和外部耦合电路通过电力线传送。

PLT 数据包的形式如表 1 中所示。

表 1. 电力线收发器 (PLT) 的数据包结构

字节偏移	位偏移							
	7	6	5	4	3	2	1	0
0x00	SA 型	DA 型	服务类型	RSVD	响应		RSVD	
0x01	目标地址 (8 位逻辑、16 位扩展逻辑或 64 位物理地址)							
0x02	源地址 (8 位逻辑、16 位扩展逻辑或 64 位物理地址)							
0x03	指令							
0x04	RSVD		负载长度					
0x05	序号			电力线数据包头 CRC				
0x06	负载 (0 到 31 个字节)							
	电力线收发器数据包 CRC							

数据包头

当使用 1 字节的逻辑地址时，数据包头包含了数据包的前 6 个字节。当使用 8 字节的物理地址时，每个源地址和目标地址都包含 8 个字节。这时数据包头最多可包含 20 个字节。标记为 RSVD 的未使用字段供将来扩展，并作为位 0 传送。表 2 介绍了 PLT 数据包头字段的详细信息。

表 2. 电力线收发器 (PLT) 数据包的头

字段名称	位数量	标签	说明
SA 型	1	源地址类型	0 — 逻辑地址 1 — 物理地址
DA 型	2	目标地址类型	00 — 逻辑地址 01 — 组地址 10 — 物理地址 11 — 无效
服务类型	1		0 — 未确认信息 1 — 已确认信息
响应	1	响应	0 — 未确认或响应的数据包 1 — 已确认或响应的数据包
序号	4	序号	源地址和目标地址之间，每个数据包都有四个“唯一标识符”位
包头 CRC	4		四位的 CRC 值。该值允许接收器在数据包头被损失时暂停接收数据包的其余部分。

负载

数据包负载的长度是从 0 到 31 个字节。负载内容由用户定义，并且通过 I²C 可对其进行读 / 写操作。

数据包 CRC

数据包的最后字节是一个 8 位的 CRC 值，用于检查数据包的完整性。该 CRC 值的计算包括数据包的包头和负载部分，并且是电力线数据包头 CRC 的附加部分。

序号

每个新的特定数据包被传输后，序号都会增加。如果在确认模式下接收到数据包但未确认，则会使用同一个序号重新发送此数据包 (TX_Retry > 0)。如果在未确认模式下，则会使用同样的序号第 (TX_Retry + 1) 次发送数据包。

如果接收器连续接收到来自同一个源地址并具有相同序号和数据包 CRC 值的数据包，则它不会将数据包的重复接收事件通知给主机。处于确认模式时，它仍会发送一个确认数据包，以便通知发送器已经接收到数据包。

寻址

通过软件，外部主机控制器或电力线上的远程节点将设置 PLC 节点的逻辑地址。此外，3 位 LOG_ADDR (逻辑地址) 端口 (例如：板上 3 位 DIP 开关) 也可以通过硬件设置逻辑地址。但通过软件设置时，该地址将被覆盖。每个 CY8CPLC10 芯片都有自己的唯一的 64 位物理地址，该地址可用于分配逻辑地址。

所有地址引脚均被逻辑反转，即：为这些引脚提供高电压会写入逻辑 ‘0’，反之亦然。

组地址

通过 ‘组地址’，用户可以通过多播信息进行选择各组。CY8CPLC10 支持两种组地址。

- 单组地址：在该模式下，网络协议支持网上多达 256 个不同的组。在该模式下，每个 PLC 节点只能是单组的一部分。例如，多个 PLC 节点可以是第 131 组的部分。
- 多组地址：在该模式下，网络协议支持 8 个不同的组，每个 PLC 节点可作为多个组的一部分。例如，一个 PLC 节点可同时作为组 3、组 4 和组 7 的一部分。

这两种模式都可作为组地址。例如，一个 PLC 节点可作为组 131，也可以作为多组 (比如：组 3、组 4 和组 7) 的一部分。

用于将信息传播到网络中所有节点的组 ID 为 0x00。

在组地址模式下，服务类型始终被设置为未确认模式。这样可避免多播过程中电力过剩时确认数据包。

CY8CPLC10 存储器映射表

表 3 提供了有关 CY8CPLC10 器位置的详细信息。该信息可用于对外部主机控制器的应用开发。根据被写入的存储器位置，将从电力线网络协议对某些 PLC 指令进行实例化。

表 3. CY8CPLC10 存储器映射表

偏移	寄存器名称	访问	7	6	5	4	3	2	1	0	
0x00	INT_Enable	RW	INT_Clear	INT_Polarity	INT_UnableToTX	INT_TX_NO_ACK	INT_TX_NO_RESP	INT_RX_Packet_Dropped	INT_RX_Data_Available	INT_TX_Data_Sent	
0x01	Local_LA_LSB	RW	8 位逻辑地址 /16 位扩展地址的 LSB								
0x02	Local_LA_MSB	RW	16 位扩展地址的 MSB								
0x03	Local_Group	RW	8 位组地址								
0x04	Local_Group_Hot	RW	独热码（例如，如果字节 = 0b00010001，则为第 5 和第 1 组的成员）								
0x05	PLC_Mode	RW	TX_Enable	RX_Enable	Lock_Configuration	Disable_BIU	Rx_Overwrite	Set_Ext_Address	Promiscuous_MASK	Promiscuous_CRC_MASK	
0x06	TX_Message_Length	RW	Send_Message	保留		Payload_Length_MASK					
0x07	TX_Config	RW	TX_SA_Type	TX_DA_Type		TX_Service_Type	TX_Retry				
0x08	TX_DA	RW	远程节点目标地址（8 个字节）								
0x10	TX_CommandID	RW	TX 指令 ID								
0x11	TX_Data	RW	TX 数据（31 个字节）								
0x30	Threshold_Noise	RW	保留	Auto_BIU_Threshold	保留			BIU_Threshold_Constant			
0x31	Modem_Config	RW	保留	TX_Delay		保留	Modem_FSKBW_MASK	保留	Modem_BPS_MASK		
0x32	TX_Gain	RW	保留				TX_Gain				
0x33	RX_Gain	RW	保留					RX_Gain			
0x34-0x3F	保留	RW	保留								
0x40	RX_Message_INFO	R	New_RX_Msg	RX_DA_Type	RX_SA_Type	RX_Msg_Length					
0x41	RX_SA	R	远程节点源地址（8 个字节）								
0x49	RX CommandID	R	RX 指令 ID								
0x4a	RX_Data	R	RX 数据（31 个字节）								
0x69	INT_Status	R	Status_Value_Change	保留	Status_BUSY	Status_TX_NO_ACK	Status_TX_NO_RESP	Status_RX_Packet_Dropped	Status_RX_Data_Available	Status_TX_Data_Sent	
0x6A	Local_PA	R	物理地址（0x6A -> MSB）（8 个字节）								
0x72	Local_FW	R	版本号								

表 4 说明了第 6 页上的表 3^[1] 中列出的各个字段。

表 4. 存储器字段说明

字段名称	位数量	说明
HOST_INT 引脚连接的 INT_Enable 寄存器 (0x00)		
INT_Clear	1	0 — 清除 INT (W) 1 — 触发 INT (内部设置) 注意: 读取 INT_Status 寄存器后, 用户应将该位设置为逻辑 0。这样会清除 INT_Status 寄存器中除 Status_RX_Packet_Dropped 和 Status_RX_Data_Available 外的所有其他数值。
INT_Polarity	1	0 — 高电平有效 1 — 低电平有效
INT_UnableToTX	1	BIU 超时, 该位将使能中断; 如果禁用 BIU = 0, 调制解调器将无法进行传输操作
INT_TX_NO_ACK	1	如果服务类型 = 1 (确认模式), 则发生未确认接收条件时该位将使能中断。
INT_TX_NO_RESP	1	使能无响应接收条件时的中断
INT_RX_Packet_Dropped	1	如果由于 RX 缓冲器已满而丢失 RX 数据包时, 将使能中断。 注意: 如果丢失 RX 数据包时仍未清除先前的状态更改 (Status_Value_Change = '1'), 则无论该位的值如何均会置位 HOST_INT 引脚。
INT_RX_Data_Available	1	当 RX 接收到新数据时, 该位将使能中断。 注意: 如果接收到新数据时仍未清除先前的状态更改 (Status_Value_Change = '1'), 那么无论该位的值如何都会置位 HOST_INT 引脚。
INT_TX_Data_Sent	1	成功发送 TX 数据时, 该位将使能中断
PLC_Mode 寄存器 (0x05)		
TX_Enable	1	0 — 禁用 TX (只能发送 ACK 数据包) 1 — 使能 TX
RX_Enable	1	0 — 禁用 RX (只能接收 ACK 数据包) 1 — 使能 RX
Lock_Configuration	1	0 — 允许进行远程访问更改的配置 (TX 使能、扩展地址、禁用 BIU、阈值、逻辑地址、组地址) 1 — 锁定远程访问以更改配置
Disable_BIU	1	0 — 使能所使用的频带 1 — 禁用所使用的频带
RX_Overwrite	1	0 — 如果 RX 缓冲器已满, RX 的新数据将被丢失 1 — 如果 RX 缓冲器已满, RX 的新数据会覆盖 RX 缓冲器
Set_Ext_Address	1	0 — 8 位的地址模式 1 — 16 位的扩展地址模式 注意: 在网络的所有器件中, 这种模式是相同的。
Promiscuous_MASK	1	0 — 如果目标地址与局部地址不匹配, 则会丢失 RX 数据 1 — 忽略目标地址的匹配情况, 并接收所有 CRC 验证的 RX 数据
Promiscuous_CRC_MASK	1	0 — 如果 8 位数据包的循环冗余校验 (CRC) 失败, 将丢失 RX 数据 1 — 忽略 8 位数据包 CRC, 并在目标地址与局部地址相匹配时接收所有 RX 数据
TX_Message_Length 寄存器 (0x06)		
Send_Message	1	0 — 发送器处于闲置状态。每次执行发送操作后, 都会自动清除该位。 1 — 触发通过电力线传送 TX 数据 注意: 用户将该位设置为逻辑 1 前, 必须先对寄存器的 TX 配置、TX 目标地址、TX 指令 ID 和 TX 数据进行相关设置
Payload_Length_MASK	5	可变负载长度的 5 位值。负载长度介于 0 到 31 之间。

注释:

1. 要确保接收器具有足够的时间用于启动并读取第一个字节, 需要将发送延迟参数 (Modem_TXDelay) 设置为最少 18 ms (使数据速率达到 600 bps) 或最少 12 ms (使数据速率为 1200 bps)。数据速率为 1800 bps 和 2400 bps 时, 可以将延迟设置为任意值。

表 4. 存储器字段说明 (续)

字段名称	位数量	说明
TX_Config 寄存器 (0x07)		
TX_SA_Type	1	0 — 逻辑地址 1 — 物理地址
TX_DA_Type	2	00 — 逻辑地址 01 — 组地址 10 — 物理地址 11 — 无效
TX_Service_Type	1	0 — 未应答模式 1 — 已应答模式
TX_Retry	4	可变的 TX 重试计数的 4 位值
TX_DA 寄存器 (0x08 - 0x0F)		
8 位逻辑地址		0x08
16 位逻辑地址		0x08 — LSB 0x09 — MSB
64 位物理地址		0x08 — MSB 0x0F — LSB
Threshold_Noise 寄存器 (0x30)		
Auto_BIU_Threshold	1	0 — 禁用自动设置阈值的功能 1 — 使能自动设置阈值的功能。该状态将覆盖寄存器 0x30 中的阈值
BIU_Threshold_Constant	3	000 — 70 dBuVrms 001 — 75 dBuVrms 010 — 80 dBuVrms 011 — 87 dBuVrms (默认值) 100 — 90 dBuVrms 101 — 93 dBuVrms 110 — 96 dBuVrms 111 — 99 dBuVrms
Modem_Config 寄存器 (0x31)		
TX_Delay	2	00 — 7 ms 01 — 13 ms 10 — 19 ms 11 — 25 ms
Modem_FSK_BW_MASK	1	0 — 逻辑 ‘0’ : 133.3 kHz 逻辑 ‘1’ : 131.8 kHz 1 — 逻辑 ‘0’ : 133.3 kHz 逻辑 ‘1’ : 130.4 kHz
Modem_BPS_MASK	2	00 — 600 bps ^[1] 01 — 1200 bp ^[1] 10 — 1800 bps 11 — 2400 bps (默认值)

表 4. 存储器字段说明 (续)

字段名称	位数量	说明
TX_Gain 寄存器 (0x32)		
TX_Gain	4	特定设置的输出交流电压摆幅如下显示: 0000 — 55 mVp-p 0001 — 75 mVp-p 0010 — 100 mVp-p 0011 — 125 mVp-p 0100 — 180 mVp-p 0101 — 250 mVp-p 0110 — 360 mVp-p 0111 — 480 mVp-p 1000 — 660 mVp-p 1001 — 900 mVp-p 1010 — 1.25 Vp-p 1011 — 1.55 Vp-p (默认值) 1100 — 2.25 Vp-p 1101 — 3.00 Vp-p 1110 — 3.50 Vp-p 1111 — 保留
RX_Gain 寄存器 (0x33)		
RX_Gain	3	下面各值是特定设置的最小 RX 输入灵敏度: 000 — 5 mVrms (默认值) 001 — 5 mVrms 010 — 2.5 mVrms 011 — 1.25 mVrms 100 — 600 mVrms 101 — 350 mVrms 110 — 250 mVrms 111 — 125 mVrms
RX_Message_INFO 寄存器 (0x40)		
New_RX_Msg	1	0 — 未接收到任何数据包 1 — 接收到新的数据包 注意: 读取 RX 数据后, 用户将该位设置为逻辑 0。这样会允许器件可以接收新的 RX 数据。此外, 还清除 INT_Status 寄存器中的 Status_Value_Change、Status_RX_Packet_Dropped 和 Status_RX_Data_Available 位。
RX_DA_Type	1	0 — 逻辑 / 物理地址 1 — 组地址
RX_SA_Type	1	0 — 逻辑地址 1 — 物理地址
RX_Msg_Length	5	可变负载长度的 5 位值。负载长度介于 0 到 31 之间。
RX_SA 寄存器 (0x41 - 0x48)		
8 位逻辑地址		0x41
16 位逻辑地址		0x41 — LSB 0x42 — MSB
64 位物理地址		0x41 — MSB 0x48 — LSB
INT_Status 寄存器 (0x69)		
注意: 当用户将 INT_Clear 设置为逻辑 0 时, 该寄存器中的所有位 (Status_RX_Packet_Dropped 和 Status_RX_Data_Available 除外) 均被清除为逻辑 0。用户设置 New_RX_MSG 时, 则 Status_Value_Change、Status_RX_Packet_Dropped 和 Status_RX_Data_Available 等三位都被清除为逻辑 0。		
Status_Value_Change	1	0 — 未更改 1 — 更改
Status_BUSY	1	0 — 未发生 BIU 超时 1 — 当 TX_Enable = 0 时, 将发生 BIU 超时或尝试传输操作

表 4. 存储器字段说明 (续)

字段名称	位数量	说明
Status_TX_NO_ACK	1	如果服务类型 = 1 (ACK 模式): 0 — 当所发送的 TX 数据 = 0 时, 将接收 ACK 数据包 1 — 当所发送的 TX 数据 = 1 时, 没有接收到任何 ACK 数据包 注意: 接收 ACK 数据包的超时时间为 500 ms
Status_TX_NO_RESP	1	0 — 当所发送的 TX 数据 = 0 时, 接收到响应的数据包 1 — 当所发送的 TX 数据 = 1 时, 没有接收到任何响应数据包 注意: 接收响应数据包的超时时间为 1.5 s
Status_RX_Packet_Dropped	1	如果 RX 覆盖值 = 0: 0 — 不会丢失任何 RX 数据包 1 — 由于 RX 缓冲器已满而丢失 RX 数据包
Status_RX_Data_Available	1	0 — RX 缓冲器中没有任何可用的新数据 1 — RX 缓冲器中具有可用的新数据
Status_TX_Data_Sent	1	0 — 没有传送任何 TX 数据 1 — TX 数据已成功发送

波特率

为电力线通信 PHY 设置波特率。您可以将波特率配置为 600、1200、1800 或 2400 位 / 秒。要确保接收器具有足够的时间用于启动并读取第一个字节, 需要将发送延迟参数 (Modem_TXDelay) 设置为 ≥ 19 ms (使数据速率达到 600 bps) 或 ≥ 13 ms (使数据速率为 1200 bps)。数据速率为 1800 bps 和 2400 bps 时, 可以将延迟设置为任意值。

TX 增益

设置发生器上可编程增益放大器的增益。

RX 增益

设置接收器的可编程增益放大器的增益。这样可以确定接收器的最小输入灵敏度。

噪声级别阈值

为 Brand In Use (BIU — 品牌使用) 检测设置噪声级别阈值

FSK 带宽

设置代表逻辑 ‘1’ 和逻辑 ‘0’ 的 FSK 信号的带宽。可以将其偏差设置为 ~ 1.5 kHz 或 ~ 3 kHz。逻辑 ‘0’ 的频率始终为 133.3 kHz。可以将逻辑 ‘1’ 的频率配置为 131.8 kHz 或 130.4 kHz。

该参数有时被称为 FSK 偏差。

Modem_TXDelay

设置延迟时间, 即为从传输启动到发送可编程增益放大器开始输出数据的延迟时间。这样为设置提供了外部电路时间。TX_Shutdown 信号 (Port2[7]) 在该延迟前被设置。

BIU 超时

为 BIU 超时检测器设置条件。该条件可能是信号进行第一次 BIU 检测, 也可能是经过 1.1 秒后 BIU 检测器不能获取线。(根据该线上的噪声大小, 该值可达 3.5 秒)。

ACK 超时

设置器件在完成传输数据包后需要等待应答的时间。该设置仅适用于服务类型为应答模式的情况。该时间可以固定为 500 ms, 也可以由接收应答数据包和一个缓冲器时的预期时间决定。例如, “Auto + 20ms” 属性将超时时长设置为通常接收应答需要的时间加上 20 ms。这样将为接收器提供额外的时间, 允许它在检查所接收的信息期间执行其他操作。该计算取决于应答数据包的长度、波特率以及 Modem_TXDelay。

寻址模式

将逻辑地址长度设置为 8 位或 16 位。

节点的逻辑地址

为电力线节点设置逻辑地址。可用地址会根据 8 位或 16 位地址而发生改变。

发送使能

使能发送模式操作。禁用发送模式时, 将不发送新的信息。不管发送使能选项的状态如何, 都将发送应答。

发送源地址类型

设置发送源地址类型。选择逻辑地址或物理地址。如果将发送使能选项设置为禁用，您将不能更改该参数。

发送目标地址类型

设置发送目标地址类型。它可以为逻辑地址、组地址和物理地址。如果将发送使能选项设置为禁用，您将不能更改该参数。

发送服务类型

设置发送应答模式。各种发送在应答模式下都将得到应答。如果将发送使能选项设置为禁用，您将不能更改该参数。

发送重试计数

设置发送器的重试计数。在应答模式下，如果没有收到任何应答，该参数将被设置为最大发送重试计数。在非应答模式下，该参数设置了发送器重新发送同一个数据包的数量。如果将发送使能选项设置为禁用，您将不能更改该参数。

发送负载长度

将负载长度设置为 0 到 31 个字节。如果将发送使能选项设置为禁用，您将不能更改该参数。

接收使能

使能接收模式。当禁用接收模式时，将不接收新的信息。

栓锁配置

允许进行远程访问以更改配置。

Rx 覆盖

使能接收缓冲器覆盖模式。使能该参数时，如果 Rx 缓冲器内包含一个未读取的数据包，则刚接收到的信息将覆盖该缓冲器。禁用该参数并且 Rx 缓冲器包含一个未读取的数据包时，将丢失刚接收到的信息。要想清除 RX 缓冲器，需要将 `New_RX_Msg` 设置为 '0'。

目标地址验证

允许接收器忽略目标地址验证。将该参数设置为 `Do Not Ignore`（勿忽略）时，如果接收到的数据包与局部地址不匹配，则该数据包将被丢弃。将该参数设置为 `Ignore`（忽略）时，不管局部地址如何，都会接收已收到的数据包。

CRC 信息验证

允许接收器忽略循环冗余校验的信息验证。将该参数设置为 `Do Not Ignore`（勿忽略）时，如果 8 位数据包 CRC 失败，将丢弃该数据包。

单组地址 ID

当网络为 '单组地址' 模式时，该参数用于设置组编号。

多组地址 ID

当网络为 '多组地址' 模式时，该参数将设置组编号。该参数是一个 8 位的二进制数值。该编号中的每个实例 1 均表示该组为另外某组（该组同该编号的二进制位置相对应）的部分。例如，如果该值为 `01000001`，则特殊节点将为第一组和第七组部分。

I2C 从设备地址

该参数的值为从 `0x01` 到 `0x7F` 间的某个值。

外部主机应用

外部主机微控制器上的应用可通过 I²C 直接访问局部 PLC 存储器。I²C 通信使主机控制器能够通过读取或写入到 PLC 芯片中相应的存储器位置对某些 PLC 功能进行实例化。因此，主机应用可以配置 CY8CPLC10，读取状态和配置的信息，并将数据发送到电力线的远程节点。请参考 CY8CPLC10 应用笔记 (<http://www.cypress.com> 网站上的 AN52478)，了解如何使用 CY8CPLC10 存储器映射来创建 PLC 指令集。当与外部控制器进行通信时，器件具有一个用于选择 I²C 从设备地址的专用引脚。两个可用的 I²C 从设备地址分别为 0x01 和 0x7A。

远程指令

除了通过电力线发送正常的的数据外，CY8CPLC10 还可以将控制信息发送到网络上另一个节点，也可以请求来自另一个节点的控制信息。用于传输的远程指令类型由 TX_CommandID 寄存器设置；接收到这种指令时，它会被存储在 RX_CommandID 寄存器内。

当接收到控制指令（控制 ID = 0x01 - 0x08 和 0x0C - 0x0F）时，协议将自动处理数据包（若 Lock_Configuration 为 '0'），对启动程序作出响应，并将成功的传送和接收事件上报给主机。

当接收到发送数据指令（ID 0x09）或请求数据指令（ID 0x0A）时，协议会通过发出确认数据包来进行响应（若 TX_Service_Type = '1'），并通知给主机已接收到新数据。

表 5. 远程指令

指令 ID	指令名称	说明	负载 (TX 数据)	响应 (RX 数据)
0x01	SetRemote_TXEnable	用于设置 PLC 模式寄存器中的 TX 使能位。PLC 模式寄存器中的其他位不受影响	0 — 禁用远程 TX 1 — 使能远程 TX	如果远程锁定配置 = 0，响应数据 = 00（成功） 如果远程锁定配置 = 1，响应数据 = 01（拒绝）
0x02	SetRemote_Reset	用于复位远程节点配置	无	如果远程锁定配置 = 0，响应数据 = 00（成功） 如果远程锁定配置 = 1，响应数据 = 01（拒绝）
0x03	SetRemote_ExtendedAddr	将地址设置为扩展地址模式	0 — 禁用扩展的地址 1 — 使能扩展的地址	如果远程锁定配置 = 0，响应数据 = 00（成功） 如果远程锁定配置 = 1，响应数据 = 01（拒绝）
0x04	SetRemote_LogicalAddr	将指定的逻辑地址分配给远程 PLC 节点	如果扩展地址 = 0，负载数据 = 8 位逻辑地址 如果扩展地址 = 1，负载数据 = 16 位逻辑地址	如果远程锁定配置 = 0，响应数据 = 00（成功） 如果远程锁定配置 = 1，响应数据 = 01（拒绝）
0x05	GetRemote_LogicalAddr	获取远程 PLC 节点的逻辑地址	无	如果远程 TX 使能位 = 0，则没有任何响应数据 如果远程 TX 使能位 = 1，则 { 扩展地址 = 0 时，响应数据 = 8 位逻辑地址 扩展地址 = 1 时，响应数据 = 16 位逻辑地址 }
0x06	GetRemote_PhysicalAddr	获取远程 PLC 节点的物理地址	无	如果远程 TX 使能位 = 0，则没有任何响应数据 如果远程 TX 使能位 = 1，响应数据 = 64 位物理地址
0x07	GetRemote_State	请求远程 PLC 节点的 PLC_Mode 寄存器中的值	无	如果远程 TX 使能位 = 0，则没有任何响应数据 如果远程 TX 使能位 = 1，响应数据 = 远程 PLC 模式寄存器的值

如果启动程序在 500 ms 时间内未接收到确认数据包，则会上报给主机条件信息 — ‘未接收到任何确认的数据包’。

当发送请求数据指令后 1.5 秒的时间内启动程序接收到响应指令（ID 0x0B），协议会将成功传输和接收条件上报给主机。如果启动程序在 1.5 秒的时间内未接收到响应指令，则它会通知主机未接收到任何响应。

通过更新 INT_Status register 中的相应值（包括 Status_Value_Change）并激活 HOST_INT 引脚（若相应位在 INT_Enable 寄存器中设置），可以通知给主机。

指令 ID 0x30 - 0xff 用于自定义指令，这些指令将被外部主机处理（比如：设置 LED 的颜色，读取温度 / 电压值）。

可用的远程指令以及其相应的指令 ID 在表 5 中进行阐述。

用于远程复位的 EEPROM 备份

器件还有一个 EEPROM 用以对存储器寄存器 0x00-0x05 和 0x30-0x33 进行备份。当 SetRemote_Reset 指令远程复位了器件时（如表 5 中所述），它会清除存储器映射情况、加载来自 EEPROM 的值，并返回闲置状态。

表 5. 远程指令 (续)

指令 ID	指令名称	说明	负载 (TX 数据)	响应 (RX 数据)
0x08	GetRemote_Version	获取远程节点的版本号	无	如果 TX 使能位 = 0, 则没有任何响应数据 如果 TX 使能位 = 1, 则响应数据 = 远程版本寄存器的值
0x09	SendRemote_Data	将数据发送到远程节点	负载数据 = 局部 TX 数据	如果局部服务类型 = 0, 则没有任何响应数据 如果局部服务类型 = 1, 则响应为“确认”
0x0A	RequestRemote_Data	请求远程节点的数据	负载数据 = 局部 TX 数据	如果局部服务类型 = 1, 则响应为“确认”。 此时, 远程节点主机必须发送一条“ResponseRemote_Data”指令。在接收请求的 1.5 秒内, 必须完成传送响应数据包。否则, 请求节点会超时。
0x0B	ResponseRemote_Data	将响应数据发送到远程节点	负载数据 = 局部 TX 数据	无
0x0C	SetRemote_BIU	使能 / 禁用远程节点的 BIU 功能	0 — 使能远程 BIU 1 — 禁用远程 BIU	如果远程锁定配置 = 0, 响应数据 = 00 (成功) 如果远程锁定配置 = 1, 响应数据 = 01 (拒绝)
0x0D	SetRemote_ThresholdValue	设置远程节点的阈值	3 位远程阈值	如果远程锁定配置 = 0, 响应数据 = 00 (成功) 如果远程锁定配置 = 1, 响应数据 = 01 (拒绝)
0x0E	SetRemote_GroupMembership	设置远程节点组	字节 0 — 远程单组成员地址 字节 1 — 远程多组成员地址	如果远程锁定配置 = 0, 响应数据 = 00 (成功) 如果远程锁定配置 = 1, 响应数据 = 01 (拒绝)
0x0F	GetRemote_GroupMembership	获取远程节点组	无	如果远程 TX 使能位 = 0, 则没有任何响应数据 如果远程 TX 使能位 = 1, 响应数据将为: 字节 0 — 远程单组成员地址 字节 1 — 远程多组成员地址
0x10 - 0x2F	保留			
0x30 - 0xFF	用户定义的指令集			

目标应用

照明控制

CY8CPLC10 通过现有的电力线，可以控制白炽灯、钠灯、荧光灯和 LED 等照明灯具。赛普拉斯的电力线通信解决方案可轻松与墙壁开关的调光器以及灯具和电器模块集成在一起，从而实现开启和关闭、调光、混色和可调白光控制。CY8CPLC10 可以控制家庭或商业楼宇中单个或一组照明灯具。可以使用应用软件来创建复杂的场景布光。通过使用基于 PC 的图形用户界面，也可以对家居照明工具进行编程，使之能够在用户定义的时间间隔中开启或关闭。

图 5. 用于家居照明的电力线通信

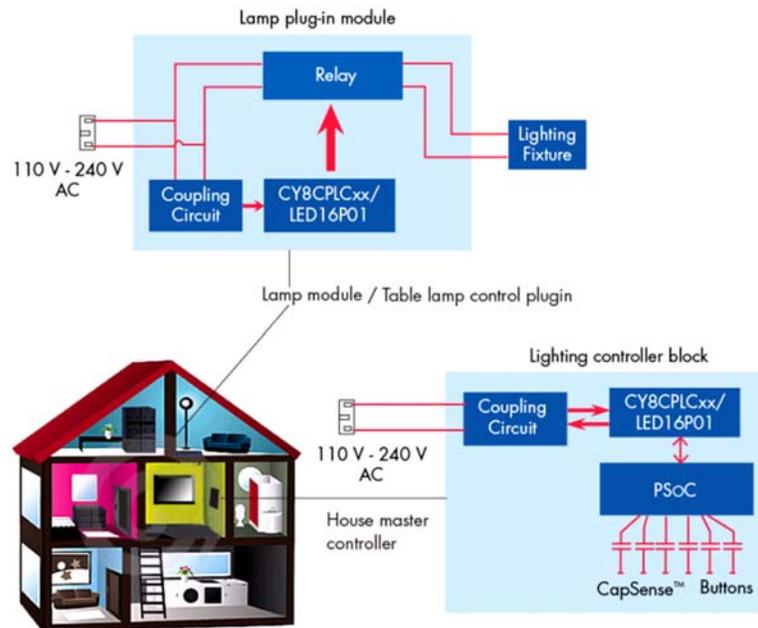
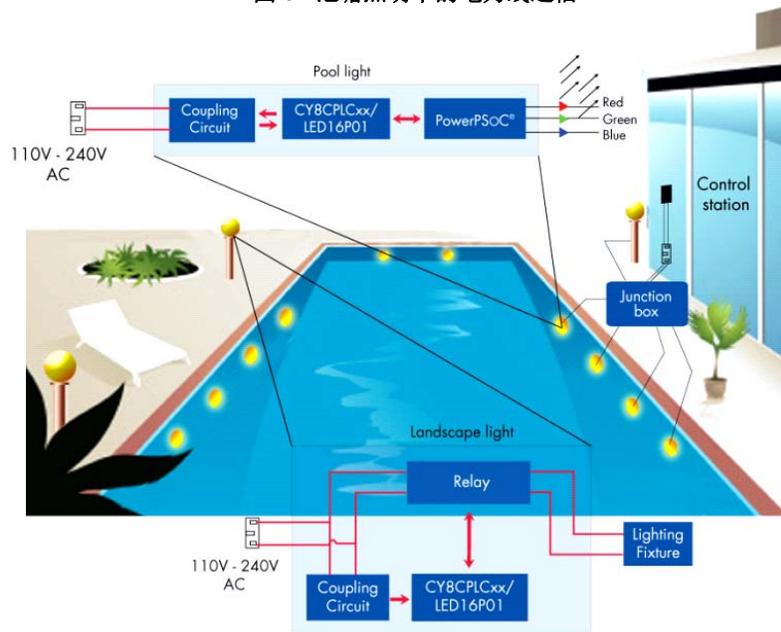


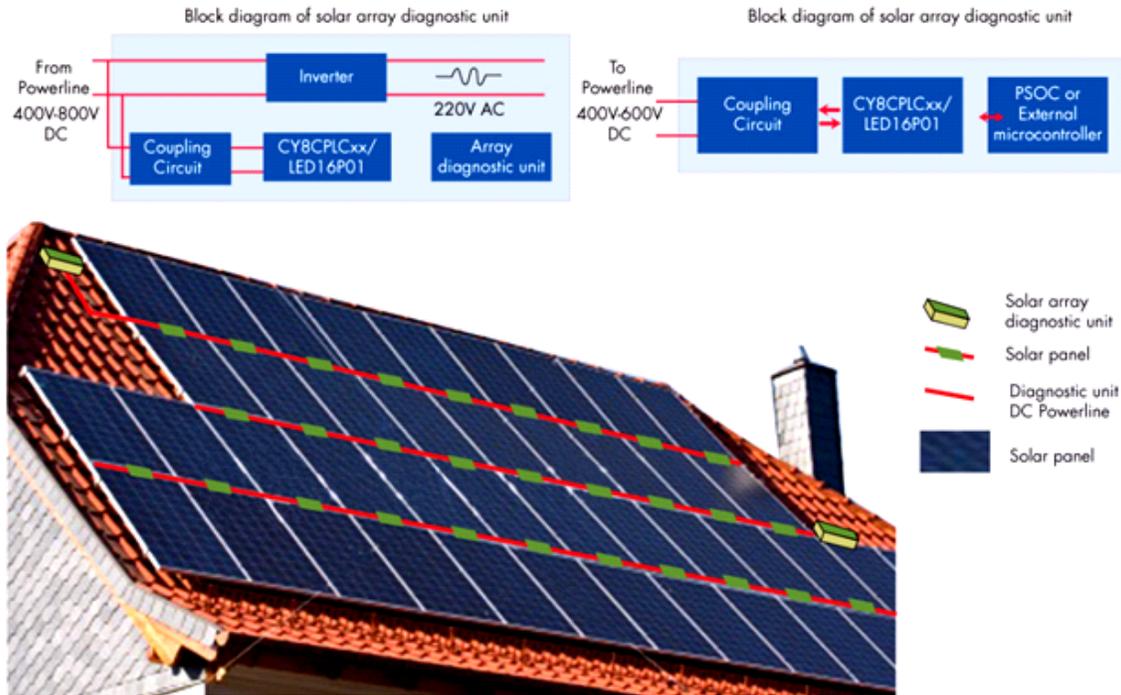
图 6. 池塘照明中的电力线通信



智能的能源管理

使用 CY8CPLC10 时，在太阳能电池阵列中的各个单独面板均可通过现有的直流电力线传输诊断数据。阵列诊断单元控制器能够同各个太阳能面板进行通信，以探测具体的诊断信息。当诊断数据由控制器收集时，它会通过电力线传输给数据监控的控制台。这样允许通过电力线接收并将有关单独面板的能量输出实时数据分别传送到阵列控制器中，甚至可传送给太阳能电场控制站。

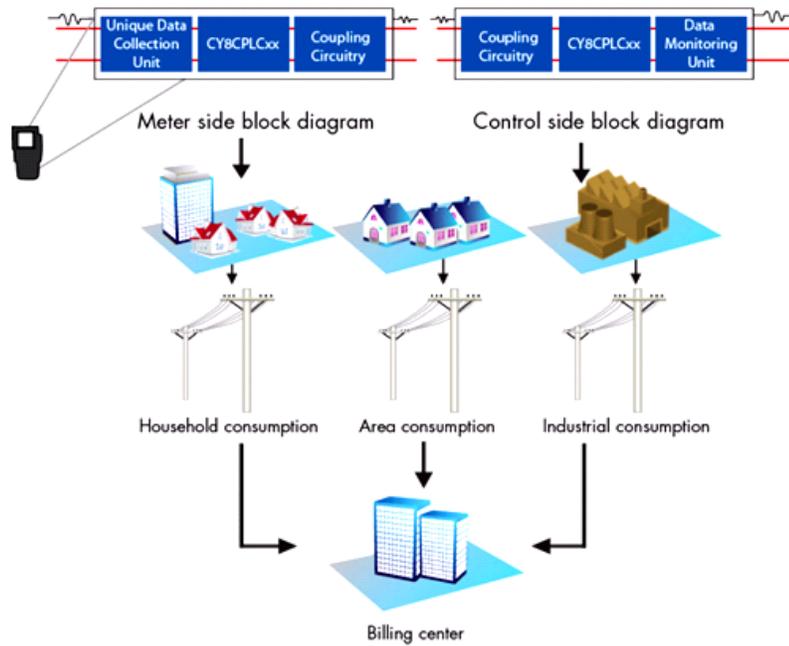
图 7. 智能能源管理（太阳能诊断）的电力线通信



自动抄表

CY8CPLC10 可用于家用或工业环境的电表设计中，以便将电源的使用信息发送到集中计费系统中。赛普拉斯电力线通信解决方案特别适合处理多个数据源，因为内置的网络协议堆叠可使同一条电力线上多节点的单独地址。在物理地址模式中，最多 2^{64} 个功率表可以将使用的统计信息发送到本地计费中心。应用层软件可用于为客户提供实时使用统计信息。能源工具可以提高客户服务质量并控制抄表的成本，尤其是在访问困难或不安全的地方，同时使票据输出过程更加高效。

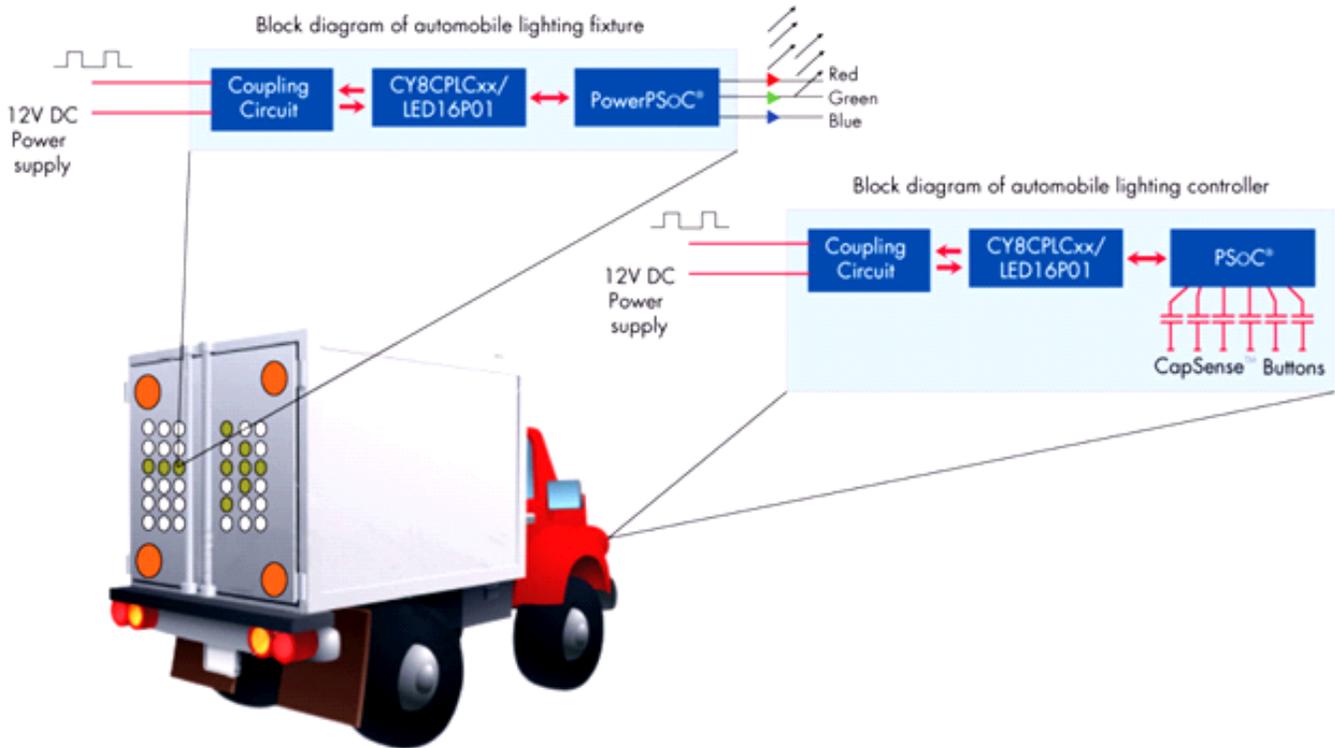
图 8. 自动抄表中的电力线通信

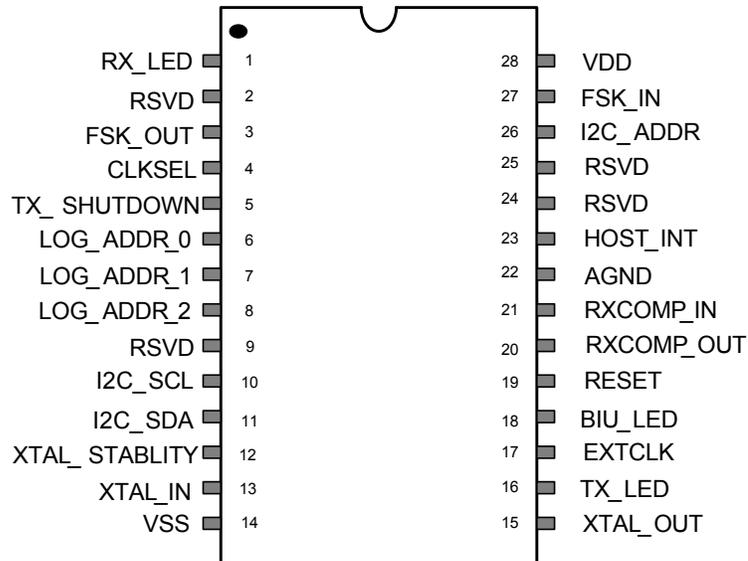


工业标牌

现在的汽车都具有一系列的便利且先进的新型控制特性。高性能汽车不具有足够的空间用于放置多线段和连接器，但仍要求不损害功耗和安全性。可采用的解决方案就是通过将现有的电力线作为数字控制信号的传输介质，以减少电缆数量。通过大小为 12 V 到 42 V 的现有直流（DC）电池电力线，CY8CPLC10 能够控制汽车的 LED 频闪闪光灯、信标灯、尾灯以及指示灯。与赛普拉斯的 EZ-Color 照明解决方案结合使用时，可以对应用中基于 LED 的汽车照明灯具进行调光和颜色混合。

图 9. 工业标牌的电力线通信



引脚分布
图 10. CY8CPLC10 28 引脚 SSOP

引脚定义

引脚编号	引脚名称	I/O	说明
1	RX_LED	输出	RX 指示灯 LED
2	RSVD	保留	保留的引脚 ^[2]
3	FSK_OUT	模拟输出	模拟 FSK 输出。通过外部耦合电路将该信号耦合到电力线
4	CLKSEL	输入（内部上拉）	用于选择 FSK 调制解调器的时钟源 逻辑 ‘0’ — 选中外部时钟振荡器（EXTCLK） 逻辑 ‘1’ — 选中外部晶振（XTAL_IN、XTAL_OUT） 注意：协议时序一直要求外部晶振（XTAL_IN、XTAL_OUT）
5	TX_SHUTDOWN	输出	在接收模式下用于禁用外部传输电路的输出。 当调制解调器正在进行发送时，该引脚被设为逻辑 ‘0’ 当调制解调器未进行发送时，该引脚被设为逻辑 ‘1’
6	LOG_ADDR_0	输入（内部上拉）	该引脚连接到 3 位逻辑地址的最低有效位。它是一个被反转的引脚； 在该引脚上提供高电压对应于写入逻辑 ‘0’，反之亦然。
7	LOG_ADDR_1	输入（内部上拉）	该引脚连接到 3 位逻辑地址的第二个最高有效位。它是一个被反转的引脚； 在该引脚上提供高电压对应于写入逻辑 ‘0’，反之亦然。
8	LOG_ADDR_2	输入（内部上拉）	该引脚连接到 3 位逻辑地址的最高有效位。它是一个被反转的引脚； 在该引脚上提供高电压对应于写入逻辑 ‘0’，反之亦然。
9	RSVD	保留	保留的引脚 ^[2]
10	I2C_SCL	输入	I ² C 串行时钟
11	I2C_SDA	输入 / 输出	I ² C 串行数据

注释：

2. 必须保持 “保留” 引脚为未连接状态。

引脚定义 (续)

引脚编号	引脚名称	I/O	说明
12	XTAL_STABILITY	输入 / 输出	外部晶振的稳定性。在该引脚和 VSS 之间连接一个大小为 0.1 μ F 的电容
13	XTAL_IN	输入	外部晶振输入。这是来自外部晶体振荡器的输入时钟。协议时序始终需要该晶振。
14	Vss	接地	接地
15	XTAL_OUT	输出	外部晶振输出。同时使用该引脚和 XTAL_IN 引脚，以连接到外部振荡器。协议时序始终需要该晶振。
16	TX_LED	输出	TX 指示灯 LED
17	EXTCLK	输入	是 PLC 调制解调器的可选外部 24 MHz 时钟振荡器输入。
18	BIU_LED	输出	BIU 指示灯 LED
19	RESET	复位	复位引脚
20	RXCOMP_OUT	模拟输出	到外部低通滤波器电路的模拟输出。
21	RXCOMP_IN	模拟输入	来自外部低通滤波器电路的模拟输入。
22	AGND	接地	模拟接地。在该引脚和 VSS 之间连接一个大小为 1.0 μ F 的电容。
23	HOST_INT	输出	主机控制器的中断输出。通过 INT_Enable 寄存器配置极性和使能引脚。
24	RSVD	保留	保留的引脚 [3]
25	RSVD	保留	保留的引脚 [3]
26	I2C_ADDR	输入 (内部上拉)	用于设置 I2C 从设备地址。 该引脚为高电平时，从设备地址被设为 '0x01' 该引脚为低电平时，从设备地址被设为 '0x7A'
27	FSK_IN	输入	FSK 模拟输入。这是来自电力线的输入信号。
28	VDD	电源	供电电压， 5V \pm 5%

注释:

3. 必须保持“保留”引脚为未连接状态。

电气规范

本节介绍了 CY8CPLC10 PLC 器件的直流和交流电气规范。如果需要最新的电气规范，请访问 <http://www.cypress.com> 网站，以确保您拥有最新的数据手册。

最大绝对额定值

超过最大额定值可能会影响器件的使用寿命。这些用户指导未经过测试。

表 6. 最大绝对额定值

符号	说明	最小值	典型值	最大值	单位	注释
T _{STG}	存放温度	-55	25	+100	°C	存放温度越高，数据保持时间就越短。推荐的存放温度为 +25°C ± 25°C。存放温度长期保持在 65°C 以上会降低可靠性。
T _{BAKETEMP}	烘烤温度	–	125	请参见封装标签	°C	
T _{BAKETIME}	烘烤时间	请参见封装标签	–	72	小时	
T _A	通电状态下的环境温度	-40	–	+85	°C	
V _{dd}	相对于 V _{ss} 的 V _{dd} 供电电压	-0.5	–	+6.0	V	
V _{IO}	直流输入电压	V _{ss} - 0.5	–	V _{dd} + 0.5	V	
V _{IOZ}	应用于三态的直流电压	V _{ss} - 0.5	–	V _{dd} + 0.5	V	
I _{MIO}	任意输入 / 输出引脚中的最大电流	-25	–	+50	mA	
I _{MAIO}	任意被配置为模拟驱动器的输入 / 输出引脚中的最大电流	-50	–	+50	mA	
ESD	静电放电电压	2000	–	–	V	人体模型 ESD
LU	栓锁电流	–	–	200	mA	

工作温度

表 7. 工作温度

符号	说明	最小值	典型值	最大值	单位	注意
T _A	环境温度	-40	–	+85	°C	
T _J	结温	-40	–	+100	°C	从环境温度到结温的升高情况因封装不同而有所变化。请参考第 24 页上的热阻抗。用户必须限制功耗，以满足此要求。

直流电气特性
直流电源

下表分别列出了以下电压和温度范围内允许的最大和最小规范：4.75 V 到 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C 且电压为 5 V 的情况，仅供设计指导之用。

表 8. 直流电源

符号	说明	最小值	典型值	最大值	单位	注释
V_{DD}	供电电压	4.75	–	5.25	V	
I_{DD} (TX 模式)	供电电流 (TX 模式)		30		mA	条件为：电压 = 5.0 V, $T_A = 25^{\circ}\text{C}$
I_{DD} (RX 模式)	供电电流 (RX 模式)		41		mA	条件为：电压 = 5.0 V, $T_A = 25^{\circ}\text{C}$

直流 I/O 的规范

下表分别列出了以下电压和温度范围内允许的最大和最小规范：4.75 V 到 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C 且电压为 5 V 的情况，仅供设计指导之用。

表 9. 直流 I/O 的规范

符号	说明	最小值	典型值	最大值	单位	注意
R_{PU}	上拉电阻	4	5.6	8	k Ω	
R_{PD}	下拉电阻	4	5.6	8	k Ω	
V_{OH}	输出高电压	$V_{DD} - 1.0$	–	–	V	$I_{OH} = 10 \text{ mA}$
V_{OL}	输出低电压	–	–	0.75	V	$I_{OL} = 25 \text{ mA}$
I_{OH}	高电平的拉电流	10	–	–	mA	$V_{OH} = V_{DD} - 1.0\text{V}$ 。 请参见 V_{OH} 注意中的总电流限制。
I_{OL}	低电平的灌电流	25	–	–	mA	$V_{OL} = 0.75 \text{ V}$ 。 请参见 V_{OL} 注意中的总电流限制。
V_{IL}	输入低电压	–	–	0.8	V	
V_{IH}	输入高电压	2.1	–	–	V	
V_H	输入迟滞电压	–	60	–	mV	
I_{IL}	输入漏电流 (绝对值)	–	1	–	nA	粗略测试结果为 1 μA 。
C_{IN}	引脚上作为输入的电容负载值	–	3.5	10	pF	与具体引脚相关。温度 = 25°C 。
C_{OUT}	引脚上作为输出的电容负载值	–	3.5	10	pF	与具体引脚相关。温度 = 25°C 。

调制解调器直流规范

下表分别列出了以下电压和温度范围内允许的最大和最小规范：4.75 V 到 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C 且电压为 5 V 的情况，仅供设计指导之用。

表 10. 调制解调器直流规范

符号	说明	最小值	典型值	最大值	单位	注释
V_{FSK_OUTDC}	FSK_OUT 直流电压		$V_{DD}/2$		V	
V_{FSK_INDC}	FSK_IN 直流电压		$V_{DD}/2$		V	

***I²C* 直流规范**

下表分别列出了以下电压和温度范围内允许的最大和最小规范：4.75 V 到 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C 且电压为 5 V 的情况，仅供设计指导之用。

表 11. I²C 直流规范

参数	说明	最小值	典型值	最大值	单位	注释
V _{IL} I2C ^[4]	输入低电压	–	–	0.25 × V _{DD}	V	4.75 V ≤ V _{DD} ≤ 5.25 V
V _{IH} I2C ^[4]	输入高电压	0.7 × V _{DD}	–	–	V	4.75 V ≤ V _{DD} ≤ 5.25 V

交流电气特性
交流芯片级规范

下表分别列出了以下电压和温度范围内允许的最大和最小规范：4.75 V 到 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C 且电压为 5 V 的情况，仅供设计指导之用。

表 12. 交流芯片级规范

符号	说明	最小值	典型值	最大值	单位	注释
F _{32K2}	外部晶体振荡器	–	32.768	–	kHz	精度取决于电容和晶振。占空比为 50%。
T _{XRST}	外部复位脉冲宽度	10	–	–	ms	
S _{RPOWER_UP}	电源转换速率	–	–	250	V/ms	上电期间 V _{dd} 的转换速率。
T _{POWERUP}	从 POR 结束到 PLC 和 I2C 就绪进行通信的时间	–	1.25	–	秒	从 0 V 开始上电。

调制解调器的交流规范

下表分别列出了以下电压和温度范围内允许的最大和最小规范：4.75 V 到 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C 且电压为 5 V 的情况，仅供设计指导之用。

表 13. 调制解调器交流规范

符号	说明	最小值	典型值	最大值	单位	注释
V _{FSK_OUTH2_125mV}	FSK_OUT 二次谐波（基谐波的峰值电压 = 125 mV）	–	–32	–	dB _C	
V _{FSK_OUTH3_125mV}	FSK_OUT 三次谐波（基谐波的峰值电压 = 125 mV）	–	–9	–	dB _C	
V _{FSK_OUTH2_1.55V}	FSK_OUT 二次谐波（基谐波的峰值电压 = 1.55 V）	–	–34	–	dB _C	
V _{FSK_OUTH3_1.55V}	FSK_OUT 三次谐波（基谐波的峰值电压 = 1.55 V）	–	–15	–	dB _C	
V _{FSK_INMAX}	FSK_IN 信号的最大电压	–	V _{DD}	–	V _{p-p}	

I/O 交流规范

下表分别列出了以下电压和温度范围内允许的最大和最小规范：4.75 V 到 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C 且电压为 5 V 的情况，仅供设计指导之用。

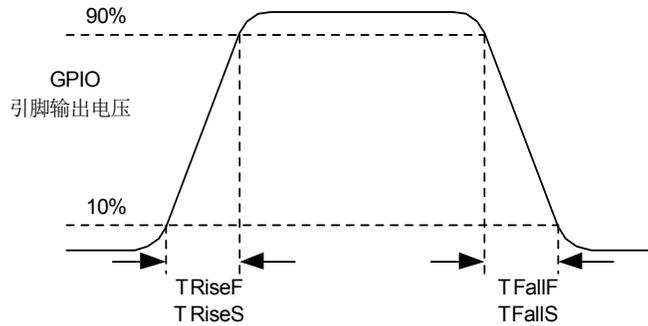
表 14. I/O 交流规范

符号	说明	最小值	典型值	最大值	单位 ^[5]	注释
T _{RiseS}	上升时间，负载电容 = 50 pF	10	27	–	ns	10% - 90%
T _{FallS}	下降时间，负载电容 = 50 pF	10	22	–	ns	10% - 90%

注释：

4. 所有 GPIO 均符合 DC GPIO 规范章节中关于 GPIO 直流 V_{IL} 和 V_{IH} 的要求。此外，I²C GPIO 引脚也满足上述各项规范。

图 11. I/O 时序图



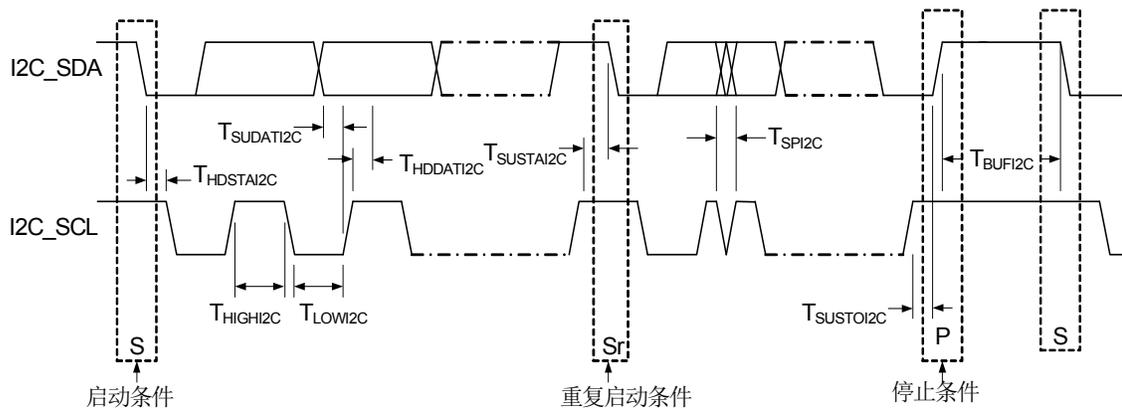
I²C 交流规范

下表分别列出了以下电压和温度范围内允许的最大和最小规范：4.75 V 到 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C 且电压为 5 V 的情况，仅供设计指导之用。

表 15. I²C SDA 和 SCL 引脚的交流电特性

符号	说明	快速模式		单位	注意
		最小值	最大值		
$F_{\text{SCL}I2C}$	SCL 时钟频率	0	400	kHz	
$T_{\text{HDSTA}I2C}$	(重复) 启动条件的保持时间。经过这段时间后，会产生第一个时钟脉冲。	0.6	—	μs	
$T_{\text{LOW}I2C}$	SCL 时钟为低电平的时间	1.3	—	μs	
$T_{\text{HIGH}I2C}$	SCL 时钟为高电平的时间	0.6	—	μs	
$T_{\text{SUSTA}I2C}$	重复启动条件的建立时间	0.6	—	μs	
$T_{\text{HDDAT}I2C}$	数据保持时间	0	—	μs	
$T_{\text{SUDAT}I2C}$	数据建立时间	100 ^[6]	—	ns	
$T_{\text{SUSTO}I2C}$	停止条件的建立时间	0.6	—	μs	
$T_{\text{BUFI}2C}$	停止和启动条件之间的总线空闲时间	500	—	μs	
$T_{\text{SPI}2C}$	输入滤波器抑制的尖峰脉冲的宽度。	0	50	ns	

图 12. I2C 总线封装尺寸上的时序定义



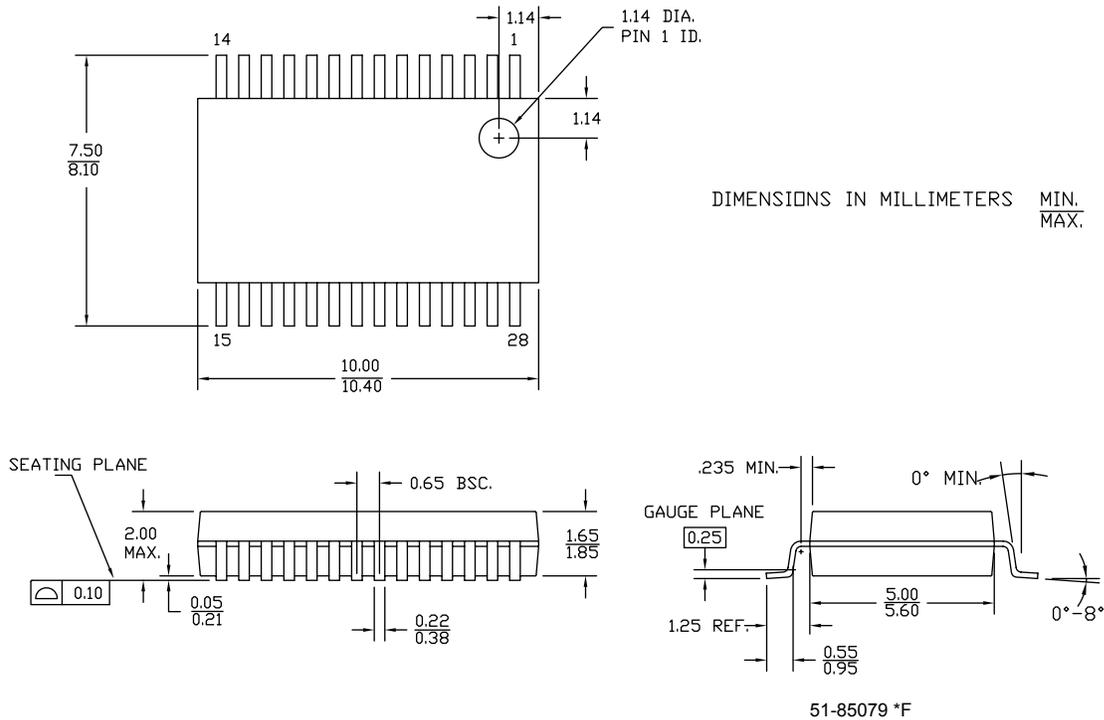
注释:

- 50 ns 的最小输入脉冲宽度基于在 24 MHz (42 ns 标称周期) 下运行的输入同步器。
- 快速模式的 I2C 总线器件可以用于标准模式的 I2C 总线系统，但必须满足 $t_{\text{SU:DAT}} \geq 250 \text{ ns}$ 的要求。如果器件不延长 SCL 信号的低电平周期，这种情况会自动发生。如果此类器件延长 SCL 信号的低电平周期，则必须在 SCL 线路被释放之前先将下一个数据位输出到 SDA 线路 $t_{\text{rmax}} + t_{\text{SU:DAT}} = 1000 + 250 = 1250 \text{ ns}$ (根据标准模式 I2C 总线规范)。

封装信息

本节介绍了 CY8CPLC10 PLC 器件的封装规范、每一种封装的热阻以及晶振引脚上的典型封装电容。

图 13. 28 引脚 SSOP (210 Mil) O28.21 封装外形, 51-85079



热阻抗

表 16. 每种封装的热阻^[8]

封装	典型 θ_{JA} ^[7]	典型 θ_{JC}
28-SSOP	94 °C/W	29 °C/W

晶振引脚上的电容

表 17. 晶振引脚上的典型封装容值

封装	封装容值
28-SSOP	2.8 pF

回流焊峰值温度

以下是要实现良好的可焊性需要达到的最低回流焊峰值温度。

表 18. 回流焊峰值温度

封装	最高峰值温度	最高峰值温度下的时间
28-SSOP	260 °C	20 秒

注释

7. $T_J = T_A + \text{功耗} \times \theta_{JA}$ 。

8. 要想了解有关 QFN 封装的指定热阻的信息, 请参考 <http://www.amkor.com> 网站上所提供的“Amkor 的 MicroLeadFrame (MLF) 封装的表面贴装汇编应用笔记”。

开发工具选择

开发套件

开发套件不具有板上电力线的功能，但可以与 PLC 套件结合使用以进行开发工作。所有开发工具和开发套件均在赛普拉斯在线商店销售。

CY3215A-DK 基本开发套件

CY3215A-DK 用于通过 PSoC Designer 进行原型设计和开发。可以将该套件和 PLC 套件结合使用以支持电路内的仿真操作。软件界面允许用户运行、暂停和单步执行处理器，并查看特定存储器位置的内容。PSoC Designer 也支持高级仿真功能。该套件包括：

- PSoC Designer 软件 CD
- ICE-Cube 在线仿真器
- CY8C29x66 系列的 ICE Flex-Pod
- Cat-5 适配器
- Mini-Eval 编程板
- 110 ~ 240 V 电源，Euro-Plug 适配器
- iMAGEcraft C 语言编译器
- ISSP 线缆
- USB 2.0 线缆和蓝色 Cat-5 线缆
- 两个 CY8C29466-24PXI 28-PDIP 芯片样品

评估套件

CY3217-MiniProg1

CY3217-MiniProg1 套件允许用户通过 MiniProg1 编程单元对 PSoC 器件进行编程。MiniProg 是一种紧凑的小型原型设计编程器，通过附带的 USB 2.0 线缆连接到 PC。该套件包括：

- MiniProg 编程单元
- PSoC Designer 软件 CD
- 入门指南
- USB 2.0 线缆

CY3210-PSoCEval1

CY3210-PSoCEval1 套件包含一个评估板和一个 MiniProg1 编程单元。该评估板包括 LCD 模块、电位器、LED 和大量实验板空间，可满足您所有的评估需要。该套件包括：

- 带 LCD 模块的评估板
- MiniProg 编程单元
- 28 引脚 CY8C29466-24PXI PDIP PSoC 器件样品 (2)
- PSoC Designer 软件 CD
- 入门指南
- USB 2.0 线缆

CY3214-PSoCEvalUSB

CY3214-PSoCEvalUSB 评估套件包括针对 CY8C24794-24LFXI PSoC 器件的开发板。板的特殊功能包括 USB 和电容式感应开发和调试支持。此评估板还包括 LCD 模块、电位器、LED、报警器 and 大量实验板空间，可满足您的所有评估需要。该套件包括：

- PSoCEvalUSB 板
- LCD 模块
- MiniProg 编程单元
- Mini USB 线缆
- PSoC Designer 和示例项目 CD
- 入门指南
- 线包

器件编程器

您可以在赛普拉斯在线商店上购买所有的器件编程器。

CY3217-MiniProg1

CY3217-MiniProg1 套件允许用户通过 MiniProg1 编程单元对 PSoC 器件进行编程。MiniProg 是一种紧凑的小型原型设计编程器，通过附带的 USB 2.0 线缆连接到 PC。该套件包括：

- MiniProg 编程单元
- PSoC Designer 软件 CD
- 入门指南
- USB 2.0 线缆

订购信息

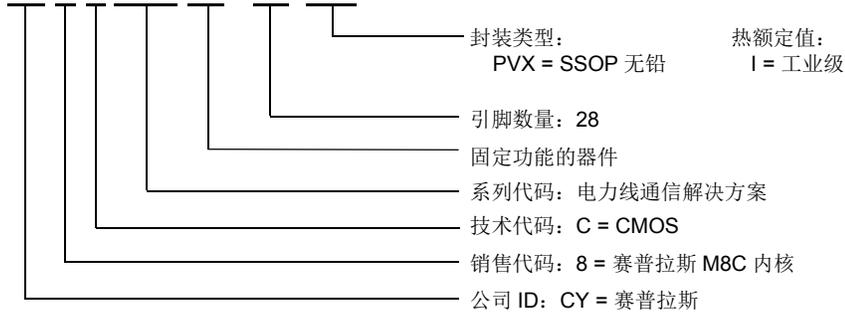
下表列出了 CY8CPLC10 PLC 器件的关键封装特性和订购代码。

表 19. CY8CPLC10 PLC 器件的关键特性和订购信息

封装	订购代码	温度范围
28 引脚 (210 Mil) SSOP	CY8CPLC10-28PVXI	-40 °C 至 +85°C
28 引脚 (210 Mil) SSOP (盘带封装)	CY8CPLC10-28PVXIT	-40 °C 至 +85°C

订购代码定义

CY 8 C PLC 10 - xx xxx



缩略语

所使用的缩略语

表 20 列出了本文档中使用的缩略语。

表 20. 本数据手册中使用的缩略语

缩略语	说明	缩略语	说明
AC	交流	LED	发光二极管
BIU	使用的频带	LPF	低通滤波器
CMOS	互补金属氧化物半导体	MIPS	每秒百万条指令
CRC	循环冗余校验	PCB	印刷电路板
CSMA	载波侦听多路访问	PDIP	塑料双列直插式封装
DC	直流	PLC	电力线通信
EEPROM	电可擦除可编程只读存储器	PLL	锁相环
FSK	频移键控	PLT	电力线收发器
GPIO	通用输入 / 输出	POR	上电复位
I/O	输入 / 输出	PSoC [®]	可编程片上系统
ICE	在线仿真器	QFN	四方扁平无引线
ISSP	系统内串行编程	SSOP	紧缩小外形封装
LCD	液晶显示器	USB	通用串行总线

参考文档

CY8CPLC20 数据手册、电力线通信解决方案。

AN58825 — 赛普拉斯电力线通信调试工具。

Amkor MicroLeadFrame (MLF) 封装的表面贴装汇编应用笔记 — 可通过 <http://www.amkor.com> 获取。

文档规范

测量单位

表 21 列出了测量单位。

表 21. 测量单位

符号	测量单位	符号	测量单位
°C	摄氏度	mm	毫米
kHz	千赫兹	ms	毫秒
kΩ	千欧	mV	毫伏
MHz	兆赫兹	nA	纳安
μA	微安	ns	纳秒
μF	微法	pF	皮法
μs	微秒	V	伏特
μVrms	微伏的均方根	W	瓦特

数字常规

十六进制数字中的所有字母均为大写，结尾带小写的 ‘h’（例如，‘14h’ 或 ‘3Ah’）。十六进制数字还可以通过前缀 ‘0x’ 来表示（C 编码常规）。二进制数字在结尾带小写的 ‘b’（例如，‘01010100b’ 或 ‘01000011b’）。不用 ‘h’、‘b’ 或 0x 表示的数字是十进制数字。

术语表

高电平有效	<ol style="list-style-type: none">1. 一种逻辑信号，它的激活状态为逻辑 1。2. 一种逻辑信号，它的逻辑 1 状态作为两个状态中较高电压的状态。
模拟模块	基本的可编程运算放大器电路。它们是 SC（开关电容）和 CT（连续时间）模块。这些模块内部互联时能够提供 ADC、DAC、多极滤波器、增益级等功能。
模数转换器 (ADC)	是将模拟信号转换为相应量级的数字信号的器件。通常，ADC 可以将电压转换成数字值。数模 (DAC) 转换器可用于执行反向操作。
应用编程接口 (API)	一系列的软件程序，包括计算机应用与底层服务和函数（例如，用户模块和库）之间的接口。应用编程接口 (API) 用作程序员在创建软件应用时使用的基本模块。
异步	其数据被立即确认或作出响应的信号，与任何时钟信号无关。
带隙参考	一个稳定电压的参考设计将 VT 温度正系数与 VBE 温度负系数相互匹配，从而生成零温度系数（理想的）参考。
带宽	<ol style="list-style-type: none">1. 消息或信息处理系统的频率范围（单位为 Hz）。2. 放大器（或吸收器）在其频谱区会有大量增益（或损益）；有时，它表示更为具体，例如，半峰全宽。
偏置	<ol style="list-style-type: none">1. 数值与参考值之间的系统偏差。2. 一组值的平均值偏离参考值的幅度。3. 针对器件建立运行该器件所需的参考电平所适用的电力、机械力、磁场或其他力（场）。
模块	<ol style="list-style-type: none">1. 用于执行单项功能的功能单元，例如振荡器。2. 用于执行某个功能而配置的功能单位，例如，数字 PSoC 模块或模拟 PSoC 模块。
缓冲器	<ol style="list-style-type: none">1. 数据存储区，当将数据从一个器件传输至另一个器件时，用于补偿速度之差。通常是指针对 IO 操作保留的区域，可以对该区进行读写操作。2. 一部分专门用于存储数据的存储器空间，通常在数据发送到外部器件之前或从外部器件接收到数据时使用。3. 用于降低系统输出阻抗的放大器。
总线	<ol style="list-style-type: none">1. 网络的命名连接。将网络捆绑到总线中，便于使用类似的布线模式来布线网络。2. 用于执行常用功能和携带类似数据的一组信号。通常使用向量符号来表示；例如，地址 [7:0]。3. 作为一组相关器件的通用连接的一个或多个导体。
时钟	生成具有固定频率和占空比的周期性信号的器件。有时，时钟可以用来同步化各个不同的逻辑模块。
比较器	两个输入电平同时满足预定幅度要求时，产生输出电压或电流的电气电路。
编译器	一种将高级语言（例如 C 语言）转换成机器语言的程序。
配置空间	在 PSoC 器件中，当 CPU_F 寄存器中的 XIO 位被设置为 ‘1’ 时，可以访问寄存器空间。
晶振振荡器	由压电晶振控制频率的振荡器。通常情况下，压电晶振对环境温度的敏感度低于其他电路组件。
循环冗余校验 (CRC)	检测数据通讯中的错误时使用的计算方法，通常采用线性反馈移位寄存器来执行。相似算法可用于其他多种用途，例如，数据压缩。

术语表 (续)

数据总线	计算机使用以将信息从存储器位置传输到中央处理单元 (CPU) 或反向传输信息的双向信号组。更为普遍的是, 用来传送数字功能之间数据的信息组。
调试器	允许分析正在开发的系统操作的软件和硬件系统。调试器通常允许开发人员逐步执行固件操作, 设置断点及分析存储器。
死区	两个或多个信号都不处于有效状态或切换状态时的一段时间。
数字模块	可用作计数器、定时器、串行接收器、串行发送器、CRC 发生器、伪随机数发生器或 SPI 的 8 位逻辑模块。
数模转换器 (DAC)	可将数字信号转换为对应量级的模拟信号的器件。模数转换器 (ADC) 可以用来执行逆向操作。
占空比	时钟周期的高电平时间与其低电平时间的关系, 表示为一个百分比值。
仿真器	根据不同系统复制 (仿真) 某个系统的功能, 这样, 第二个系统便可以显示类似于第一个系统的操作。
外部复位 (XRES)	传入 PSoC 器件的有效高电平信号。这样会导致 CPU 上所有操作和模块停止, 并返回到预定义状态。
闪存	提供可编程功能、EPROM 数据存储及系统内可擦除功能的电可擦可编程、非易失性技术。非易失性意味着断电时仍保留数据。
闪存模块	可一次性程序化的闪存 ROM 最小空间及受保护的闪存最小空间。闪存模块的大小为 64 个字节。
频率	是指周期功能中每个时间单位内的周期数或事件数。
增益	输出电流、电压或功率与相应的输入电流、电压或功率之间的比率。增益的单位通常使用分贝 (dB)。
I ² C	由飞利浦半导体 (现更名为 NXP 半导体) 生产的两线串行计算机总线。I ² C 是内部集成的电路。它用于连接嵌入式系统中的低速外设。原始系统创建于 20 世纪 80 年代初期, 当时只作为电池控制接口, 但后来被用作构建控制电子器件的简单的内部总线系统。I ² C 仅使用两个双向引脚, 即时钟和数据, 二者均以 +5 V 的电压运行, 并采用电阻上拉。在标准模式下, 总线每秒运行 100 Kb, 而在快速模式下, 总线每秒运行 400 Kb。
ICE	在线仿真器允许您在硬件环境下测试项目, 而在软件环境 (PSoC Designer) 下查看调试器件的活动。
输入 / 输出 (I/O)	将数据引入系统或从系统中提取数据的器件。
中断	流程暂停 (例如, 执行计算机程序), 由流程外事件导致的, 且在暂停后可以恢复该流程。
中断服务子程序 (ISR)	M8C 收到硬件中断时常规代码执行转入的代码模块。许多中断源均有各自的优先级和单个 ISR 代码模块。各个 ISR 代码模块均以 RETI 指令结束, 并将器件返回到退出常规程序执行的程序点。
抖动	<ol style="list-style-type: none">1. 从其理想位置转换的时序错位。在串行数据流中出现的典型损坏。2. 一个或多个信号特性的突发和无必要变化, 例如连续脉冲之间的间隔、连续周期的振幅或连续周期的频率或相位。
低压检测 (LVD)	在 V _{DD} 降低并低于选定阈值时可检测 V _{DD} 并实现系统中断的电路。
M8C	8 位哈佛 (Harvard) 架构微处理器。通过连接到闪存、SRAM 和寄存器空间, 该微处理器协调 PSoC 内部的所有活动。

术语表 (续)

主设备	用于控制两个器件间数据交换时序的器件。或者，以脉冲宽度级联器件时，主设备是用来控制级联器件与外部接口之间数据交换时序的器件。受控制的器件被称为 从设备 。
微控制器	主要用于控制系统和产品的集成电路芯片。除 CPU 外，微控制器通常还包含存储器、定时电路和 I/O 电路。这样做的原因是允许实现包含最小芯片数量的控制器，从而达到最大程度的微型化。相反，这又降低了控制器的体积和成本。微控制器通常不能用作微处理器执行通用计算功能。
混合信号	是指包含模拟和数字技术及组件的电路。
调制器	在载波上附加信号的器件。
噪声	<ol style="list-style-type: none">1. 影响信号，且使信号携带的信息失真的干扰。2. 电压、电流或数据等任何实体的其中一种或多种特性的随机变化。
振荡器	可受晶控，并用于生成时钟频率的电路。
奇偶校验	用于测试传输数据的技术。通常，将一个二进制数字添加到数据中，以便使二进制数据的所有数字之和始终为奇数（奇校验）或偶数（偶校验）。
锁相环（PLL）	用来控制 振荡器 ，使其保持参考信息相关的常相位角的电气电路。
引脚分布	引脚号分配：印刷电路板（PCB）封装中 PSoC 器件及其物理对立方的逻辑输入与输出之间的关系。引脚分布涉及引脚号（如原理图与 PCB 设计（两者均为计算机生成的文件）之间的链接），也涉及引脚名称。
端口	一组引脚，通常有八个。
上电复位（POR）	当电压下降至预设电压时强迫 PSoC 器件复位的电路。这是一种硬件复位的类型。
PSoC®	PSoC® 是赛普拉斯半导体公司的注册商标，可编程片上系统（Programmable System-on-Chip™）是赛普拉斯公司的商标。
PSoC Designer™	赛普拉斯的可编程片上系统技术的软件。
脉冲宽度调制器（PWM）	以占空比形式表示的输出，随着应用测量对象的不同而变化
RAM	随机存取存储器的缩略语。数据存储的器件，可以对该器件进行读写操作。
寄存器	具有特定容量（例如一位或字节）的存储器件。
复位	使系统返回已知状态的方法。请参见硬件复位和软件复位。
ROM	只读存储器的缩略语。数据存储器件，可以读取该器件，但无法对它进行写操作。
串行	<ol style="list-style-type: none">1. 表示所有事件在其中相继发生的流程。2. 表示在单个器件或通道中两个或多个相关活动的连续发生。
建立时间	输入从一个值改为另一个值后，输出信号或值进入稳定状态需要的时长。
移位寄存器	按顺序向左或向右转移一个文字，以便输出串行数据流的存储器件。

术语表 (续)

从设备	是一个器件，允许另一个器件控制两个器件之间数据交换的时序。或者，以脉冲宽度级联器件时，从设备是一个器件，它允许另一个器件控制级联器件与外部接口之间数据交换的时序。控制器件被称为主设备。
SRAM	静态随机存取存储器的缩略语。可以高速存储和检索数据的存储器器件。使用术语“静态”是因为在将值加载到 SRAM 单元之后，该值保持不变，直到其被明确更改，或直到器件断电为止。
SROM	监控只读存储器的缩略语。SROM 保留用以引导器件、校准电路和执行闪存操作的代码。可以使用从闪存中运行的用户普通代码来访问 SROM 功能。
停止位	是字符或模块带有的信号，用于准备接收器来接收下一个字符或模块。
同步	<ol style="list-style-type: none">1. 是指一个信号，其数据未被确认或做出响应，直到时钟信号的下一个边沿有效为止。2. 使用时钟信号进行同步的系统。
三态	其输出可采用 0、1 和 Z（高阻抗）等三种状态的功能。该功能不在 Z 状态下驱动任何值，在许多方面，它可以被视为从其余电路断开，允许另一次输出以驱动相同网络。
UART	UART（即通用异步接收器 - 发送器）在数据并行位和串行位之间转换。
用户模块	负责全面管理和配置 PSoC 的低级模拟和数字模块的预构建、预测试硬件 / 固件外围功能。此外，用户模块还针对外设功能提供高级 API（应用编程接口）。
用户空间	寄存器映射的组 0 空间。在执行常规程序和初始化期间，很可能对该组中的寄存器进行了修改。在程序初始化阶段，很可能对组 1 中的寄存器进行修改。
V _{DD}	电力网名称，意为“电压漏极”。最正极的电源信号。电压通常为 5 V 或 3.3 V。
V _{SS}	电力网名称，意为“电压源”。最负极的电源信号。
看门狗定时器	是必须定期处理的定时器。如果未定期刷新，则 CPU 会在指定时间期间后复位。

文档修订记录

文档标题: CY8CPLC10 数据手册、电力线通信解决方案 文档编号: 001-92997				
版本	ECN 编号	变更者	提交日期	变更说明
**	4521463	CHAZ	12/11/2014	本档版本号为 Rev**, 译自英文版 001-50001 Rev*L。
*A	4950320	YLIU	10/07/2015	本档版本号为 Rev*A, 译自英文版 001-50001 Rev*M。