

THYRISTOR MODULE

SCE110AB160

UL; E76102 (M)

SCE110AB

Features & Advantages

- Power cycle capability (Long-term reliability) is improved more than three times due to adopting a "transfer mold package". (At $\Delta T_j = 100^\circ\text{C}$)
- di/dt resistance is improved due to adopting a unique gate structure. (Thyristor. Compared with our existing product.)
- Both Diode and Thyristor can operate at high temperatures of $T_j=150^\circ\text{C}$
- 14mm height, isolated low profile package.
- Compact space saving design. Volume comparison is 50% smaller than our existing product. (Rating 110A)

Applications

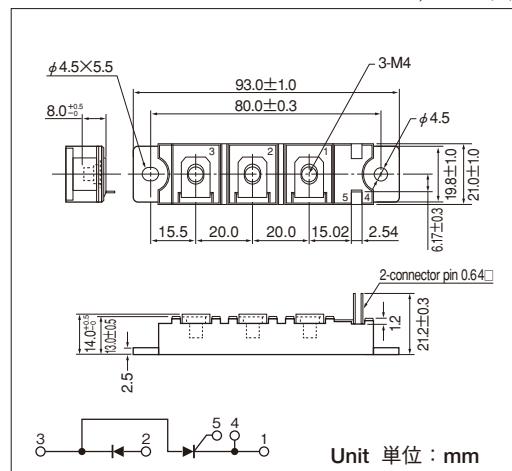
- Inverter, Servo Controller, Electrical Regulator, Various Rectifiers, Power supplies, Inrush Current Prevention Circuit, Power Factor Improvement Equipment

特長

- トランスマーモールドパッケージ採用でパワーサイクル耐量(長期信頼性)向上3倍以上(当社比。 $\Delta T_j=100^\circ\text{C}$ の場合)
- 特殊ゲート構造採用により、di/dt耐量向上(サイリスタ部、当社比)。
- ダイオード/サイリスタ共 $T_j=150^\circ\text{C}$ での高溫動作可能
- 高さ14mm 超薄型絶縁パッケージ
- 体積1/2以下の省スペース設計(当社比。定格110A品)

用途

- インバータ、サーボコントローラー、電力調整器、整流器、各種電源装置、突入電流防止回路、力率改善装置



Maximum Ratings 最大定格

(Unless otherwise specified $T_j=25^\circ\text{C}$ / 指定なき場合は $T_j=25^\circ\text{C}$ とする)

Symbol 記号	Item 項目	Ratings 定格値	Unit 単位
		SCE110AB160	
V_{RRM}	*Repetitive Peak Reverse Voltage *定格ピーク繰返し逆電圧	1600	V
V_{RSM}	*Non-Repetitive Peak Reverse Voltage *定格ピーク非繰返し逆電圧	1700	V
V_{DRM}	Repetitive Peak Off-state Voltage 定格ピーク繰返しオフ電圧	1600	V

Symbol 記号	Item 項目	Conditions 条件	Ratings 定格値	Unit 単位
$I_{T(AV)}$ $I_F(AV)$	*Average On-state Current *定格平均オン(順)電流	Single phase, half wave, 180° 単相半波平均値 180° , 導通角	110	A
$I_{T(RMS)}$ $I_F(RMS)$	*R.M.S. On-state Current *定格実効オン(順)電流	Single phase, half wave, 180° 単相半波実効値 180° , 導通角	172	A
I_{TSM} I_{FSM}	*Surge On-state Current *定格サージオン(順)電流	$1/2$ cycle, 50/60Hz, Peak value, non-repetitive 50/60Hz $1/2$ サイクル正弦波 波高値 非繰返し	2100/2300	A
I^2t	* I^2t *電流二乗時間積	Value for one cycle surge current 1サイクルサージオン電流に対する値	22000	A^2s
P_{GM}	Peak Gate Power Dissipation 定格ピークゲート損失		10	W
$P_{G(AV)}$	Average Gate Power Dissipation 定格平均ゲート損失		1	W
I_{FGM}	Peak Gate Current 定格ピークゲート順電流		3	A
V_{FGM}	Peak Gate Voltage (Forward) 定格ピークゲート順電圧		10	V
V_{RGM}	Peak Gate Voltage (Reverse) 定格ピークゲート逆電圧		5	V
di/dt	Critical Rate of Rise of On-state Current 定格臨界オン電流上昇率		700	$A/\mu s$
V_{iso}	*Isolation Breakdown Voltage (R.M.S.) *絶縁耐圧(実効値)	A.C. 1 minute A.C. 1 分間	3000	V
T_j	*Operating Junction Temperature *定格接合部温度		-40~+150	°C
T_{stg}	*Storage Temperature *保存温度		-40~+150	°C
	Mounting Torque 締付トルク	Recommended value 推奨値 1.5~2.5 (15~25)	2.7 (28)	$N \cdot m$ (kgf·cm)
	Terminal (M5) 端子	Recommended value 推奨値 1.5~2.5 (15~25)	2.7 (28)	
	Mass 質量	Typical value 標準値	75	g

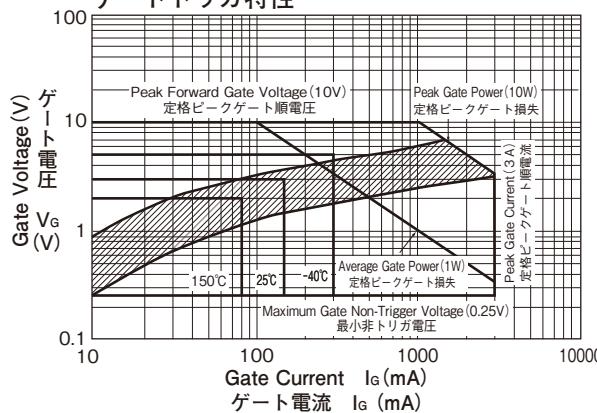
■Electrical Characteristics 電気的特性

(Unless otherwise specified $T_j=25^\circ\text{C}$ / 指定なき場合は $T_j=25^\circ\text{C}$ とする)

Symbol 記号	Item 項目	Conditions 條件	Ratings 定格値			Unit 単位
			Min.	Typ.	Max.	
I_{DRM}	Repetitive Peak Off-state Current 最大オフ電流	at V_{DRM} , Single phase, half wave 定格ピーク繰返しオフ電圧に於て、単相半波, $T_j=150^\circ\text{C}$			70	mA
I_{RRM}	*Repetitive Peak Reverse Current *最大逆電流	at V_{RRM} , Single phase, half wave 定格ピーク繰返し逆電圧に於て、単相半波, $T_j=150^\circ\text{C}$			70	mA
V_{TM} V_{FM}	*Peak On-state Voltage *最大オン(順)電圧	On-state Current 300A Inst. measurement オン(順)電流波高値300A 瞬時測定			2	V
$V_{T(TO)}$	*Threshold Voltage *最大閾値電圧	$T_j=25^\circ\text{C}$			1.16	V
		$T_j=150^\circ\text{C}$			0.9	
r_t	*Dynamic Resistance *最大オン抵抗	$T_j=25^\circ\text{C}$			2.8	$\text{m}\Omega$
		$T_j=150^\circ\text{C}$			3.7	
I_{GT}	Gate Trigger Current 最大ゲートトリガ電流	$I_T=1\text{A}, V_D=6\text{V}$			150	mA
V_{GT}	Gate Trigger Voltage 最大ゲートトリガ電圧	$I_T=1\text{A}, V_D=6\text{V}$			3.2	V
V_{GD}	Non-Trigger Gate Voltage 最小ゲート非トリガ電圧	$T_j=150^\circ\text{C}, V_D=1/2V_{DRM}$	0.25			V
I_H	Holding Current 代表保持電流			150		mA
I_L	Latching Current 代表ラッピング電流			300		mA
dv/dt	Critical Rate of Rise of Off-state Voltage 最大臨界オフ電圧上昇率	$T_j=150^\circ\text{C}, V_D=2/3V_{DRM}$, Exponential wave 指数関数波形			1000	$\text{V}/\mu\text{s}$
$R_{th(j-c)}$	*Thermal Impedance *最大熱抵抗	Junction to case (per Chip) 接合部—ケース間 (per Chip)			0.28	$^\circ\text{C}/\text{W}$
$R_{th(c-f)}$		case to fin (per Chip) ケース—フィン間 (per Chip)			0.2	$^\circ\text{C}/\text{W}$

*mark: Thyristor and Diode part. no mark: Thyristor part.

注) 上表中 *印の項目は、サイリスタ部及びダイオード部の両方に適用します。その他の項目は主にサイリスタ部に適用します。

Gate Characteristics
ゲートトリガ特性Maximum On-State Characteristics
最大オン状態特性